

(Concise explanations in relevancy)

Japanese laid-open patent publication No. 7-37757

Japanese laid-open patent publication Nos. 7-37757 and 6-314634 disclose a capacitor array for a high density package, wherein a floating capacitance between adjacent two of capacitor units is reduced.

**CAPACITOR ARRAY**

Patent Number: JP7037757  
Publication date: 1995-02-07  
Inventor(s): KONO YOSHIAKI; others: 01  
Applicant(s):: MURATA MFG CO LTD  
Requested Patent: ☐ JP7037757  
Application Number: JP19930179146 19930720  
Priority Number(s):  
IPC Classification: H01G4/38 ; H01G4/12 ; H01G4/30  
EC Classification:  
Equivalents: JP3158794B2

---

**Abstract**

---

**PURPOSE:**To obtain a ceramic capacitor array capable of high density packaging which can miniaturize an element and cope with bump bonding.

**CONSTITUTION:**Inner electrodes of the respective capacitor units 33A-33I are alternately exposed in trenches or on the end surfaces of sintered bodies which stretch from one surface of the sintered body to the thickness direction, on both sides of the respective capacitor units 33A-33I, and the following are formed; connection electrodes 34-39 arranged on the inner surfaces of the trenches and on the end surfaces of the sintered bodies so as to be electrically connected with the inner electrodes, electrodes 25, 26, 40-42 for external connection formed on the surfaces of sintered bodies of the respective capacitor unit 33A-33I, and leading-out electrodes which connect the connection electrodes 34-39 with the electrodes 25, 26, 40-42 for external connection. The adjacent electrodes of the respective capacitor units 33A-33I are isolated by insulating layers 29, 30.

---

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-37757

(43)公開日 平成7年(1995)2月7日

(51)Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/38				
4/12	3 5 2			
4/30	3 0 1 F	9174-5E		
		9174-5E	H 0 1 G 4/ 38	A

審査請求 未請求 請求項の数1 O L (全 10 頁)

(21)出願番号 特願平5-179146

(22)出願日 平成5年(1993)7月20日

(71)出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72)発明者 河野 芳明

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

(72)発明者 鈴木 達也

京都府長岡京市天神二丁目26番10号 株式  
会社村田製作所内

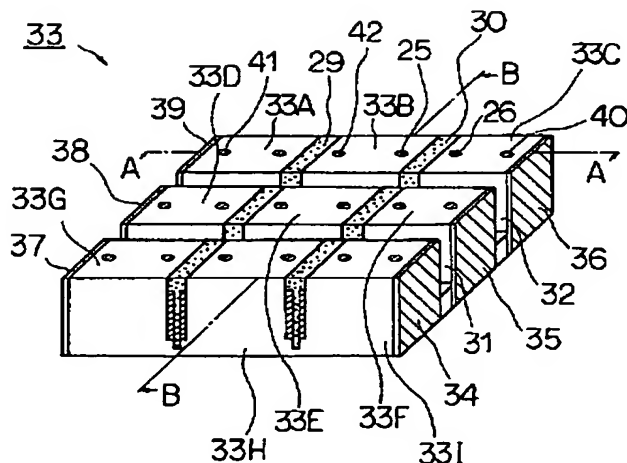
(74)代理人 弁理士 宮▼崎▲ 主税 (外1名)

(54)【発明の名称】 コンデンサアレイ

(57)【要約】

【目的】 素子の小型化を可能とし、バンプ接合にも対応することのできる高密度実装可能なセラミックコンデンサアレイを得る。

【構成】 各コンデンサユニット33A~33Iの内部電極が、各コンデンサユニット33A~33Iの両側において焼結体の一方面から厚み方向に延びる溝または焼結体端面に交互に露出されており、かつ該内部電極に電気的に接続されるように溝の内面及び焼結体端面に形成された連結電極34~39と、各コンデンサユニット33A~33Iの焼結体内の表面に設けられる外部接続用電極25、26、40~42と、連結電極34~39と外部接続用電極25、26、40~42との間を接続する引出し電極とを備え、各コンデンサユニット33A~33Iの隣接する連結電極間が、絶縁層29、30により隔てられていることを特徴としている。



## 1

## 【特許請求の範囲】

【請求項 1】 セラミック焼結体内にセラミック層を介して厚み方向に重なり合うように複数の内部電極を形成することにより構成された複数のコンデンサユニットが前記焼結体内に  $m$  行  $\times$   $n$  列（但し  $m$ ,  $n$  は 2 以上の整数）のマトリックス状に並設された積層コンデンサアレイにおいて、

前記各コンデンサユニットの内部電極が、各コンデンサユニットの両側において焼結体の一方面から厚み方向に延びる溝または焼結体端面に交互に露出されており、かつ該内部電極に電気的に接続されるように前記溝の内面及び焼結体端面に形成された連結電極と、各コンデンサユニットの焼結体の前記一方面に設けられる外部接続用電極と、前記連結電極と前記外部接続用電極との間を接続する引出し電極とを備え、前記各コンデンサユニットの隣接する連結電極間が、絶縁層により隔てられていることを特徴とする、コンデンサアレイ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、複数のコンデンサユニットが一個のセラミック焼結体を用いて一体的に構成されているコンデンサアレイに関するものである。

## 【0002】

【従来の技術】 電子機器の小型化に伴い、電子部品の小型化及び高密度実装化が進められている。例えば、コンデンサでは、超小型の積層セラミックコンデンサが開発されており、プリント回路基板上にこれらの超小型積層セラミックコンデンサを多数実装してなる回路が実現されている。

【0003】 また、電子部品の高密度実装を果たすために、複数のコンデンサを一体化してなるコンデンサアレイも用いられている。従来の積層セラミックコンデンサアレイとしては、共通電極と個別電極とを交互に、または行方向にのみ連続した電極と列方向にのみ連続した電極を交互に積層し、素子の外縁部で電極の取り出しを行う積層セラミックコンデンサや、セラミック層を介して重なり合うように形成した内部電極の取り出しを素子内部に設けたスルーホール電極によって行う積層セラミックコンデンサアレイが知られている。

## 【0004】

【発明が解決しようとする課題】 しかしながら、従来の積層セラミックコンデンサをプリント回路基板等の上に実装する場合、コンデンサ素子よりも一回り大きなランドを基板上に設ける必要があり、超小型積層セラミックコンデンサを多数実装しようとする、より大きなランドが多数必要となり、高密度実装を実現することができないという問題があった。

【0005】 また、電極の取り出しを素子の外縁部で行う積層セラミックコンデンサアレイにおいても、アレイ素子よりも一回り大きなランドが必要となり、高密度実

## 2

装を実現することができないという問題があった。

【0006】 またスルーホール電極により電極の取り出しが行われる積層セラミックコンデンサアレイにおいては、素子を小型化していくと、内部電極の面積に対するスルーホール電極の断面積の割合が大きくなり、十分に小型化を図ることができないという問題があった。

【0007】 本発明の目的は、このような従来の問題点を解消し、素子の小型化を図ることができ、かつ高密度実装可能なセラミックコンデンサアレイを提供することにある。

## 【0008】

【課題を解決するための手段】 本発明のコンデンサアレイは、セラミック焼結体内にセラミック層を介して厚み方向に重なり合うように複数の内部電極を形成することにより構成された複数のコンデンサユニットが焼結体内に  $m$  行  $\times$   $n$  列（但し  $m$ ,  $n$  は 2 以上の整数）のマトリックス状に並設された積層コンデンサアレイであり、各コンデンサユニットの内部電極が、各コンデンサユニットの両側において焼結体の一方面から厚み方向に延びる溝または焼結体端面に交互に露出されており、かつ内部電極に電気的に接続されるように溝の内面及び焼結体端面に形成された連結電極と、各コンデンサユニットの焼結体の一方面に設けられる外部接続用電極と、連結電極と外部接続用電極との間を接続する引出し電極とを備え、各コンデンサユニットの隣接する連結電極間が、絶縁層により隔てられていることを特徴としている。

## 【0009】

【作用】 本発明に従うコンデンサアレイでは、複数のコンデンサユニットが  $m$  行  $\times$   $n$  列のマトリックス状に並設されており、各コンデンサユニットの両側において内部電極と電気的に接続されるように連結電極が設けられており、この連結電極が、引出し電極によって、各コンデンサユニットの焼結体の一方面に設けられた外部接続用電極に接続されている。従って、本発明のコンデンサアレイは、焼結体の一方面に設けられた外部接続用電極を用いて、プリント回路基板上に実装することができ、パンプ接合等により表面実装することができる。このため、高密度実装が可能となり、実装コストの低減を図ることができる。

【0010】 また各コンデンサユニット毎に連結電極、引出し電極及び外部接続用電極が設けられているので、各コンデンサユニットの容量を独立して取り出すことができる。

【0011】 さらにスルーホール電極等を用いていないので、各コンデンサユニットの小型化が可能である。また、本発明のコンデンサアレイは、パンプ接合によりプリント回路基板上に表面実装できるものであり、外部接続用電極の形状は、最長径に対する最短径の比が 0.1 以上であることが取付け強度の面から好ましい。

## 【0012】

## 3

【実施例】以下、本発明に従う実施例のコンデンサレイを図面を参照しつつ説明することにより、本発明を明らかにする。なお、以下の説明においては、各実施例のコンデンサレイの製造方法を先に説明することにより、該コンデンサレイの構造を明らかにする。

## 【0013】第1の実施例

まず、図1～図4に示すような矩形のセラミックグリーンシート1～4を用意する。セラミックグリーンシートは、例えばチタン酸バリウム系セラミック粉末のような誘電体セラミック粉末を公知慣用のバインダ及び有機溶剤と混練することにより得られたスラリーをドクターブレード法等の適宜のシート成形法により成形し、打ち抜くことにより得られる。

【0014】図1を参照して、セラミックグリーンシート1の上面には、導電ペーストを印刷することによりパターンAの矩形内部電極5～10が形成されている。図2を参照して、セラミックグリーンシート2の上面においても、パターンBとなるように矩形の内部電極11～16が導電ペーストを印刷することにより形成されている。

【0015】図3を参照して、セラミックグリーンシート3の上面においては、パターンCとして引出し電極17が形成されている。図4を参照して、セラミックグリーンシート4においては、パターンDとして開孔部18が所定のパターンで形成されており、この開孔部18内にはカーボンを主成分とする充填材が充填されている。

【0016】図1～図4において、a-a線及びb-b線は、後において説明する、溝が形成される部分を示しており、各線で囲まれる部分がコンデンサユニットに相当する。

【0017】上記導電ペーストとしては、AgもしくはAg-Pd等の導電性粉末を含有する導電ペーストが用いられる。もっとも、導電ペーストの印刷の他、蒸着もしくはめっき等の他の導電膜形成法により内部電極5～10、11～16及び引出し電極17を形成してもよい。

【0018】次に、これらのセラミックグリーンシート1～4、及び無地のセラミックグリーンシート19を所定枚数用意し、これを図1～図4に示した向きのまま積層し、図5に略図的に示すように積層し、厚み方向に圧着する。このようにして圧着することにより、積層体を得、この積層体を焼成することにより、図6に示す焼結体20が得られる。

【0019】図6を参照して、このようにして得られた積層体20の一方端面20aには、図1及び図2を参照すれば明らかなように、内部電極6、14、10が露出され、また図3に示す引出し電極17が露出されている。同様に他方端面20b側にも、図示されないが、内部電極11、7、15及び引出し電極17が露出されている。また焼結体20の上面20cには、図4に示すパ

## 4

ターンDの開孔部18が形成されている。開孔部18内のカーボン等は焼成の際に除去されるので、開孔部18が孔のあいた状態で残っている。

【0020】図7は、図6に示すA-A線に沿う断面図であり、図8は図6に示すB-B線に沿う断面図である。なお、図7及び図8においては内部電極の図示をわかりやすくするためハッチングを省略している。また以下の同様の図面においても同じくハッチングを省略する。

10 【0021】図9は、セラミック焼結体20に、図1～図4に示すa-a線に沿う溝を形成した後の状態を示す斜視図である。図9を参照して、焼結体20の上面20cからは厚み方向に溝21及び溝22が形成されている。図10(a)は、図9のA-A線に沿う断面図である。図10(a)を参照して、溝22の形成により、引出し電極17が分割され、引出し電極17a、17bが溝22に露出するように構成され、同様に内部電極12が分割され、内部電極12a、12bが溝22に露出するように構成されている。また溝21の形成により、同様に引出し電極が分割され、内部電極5も分割されて内部電極5a、5bとなり溝21に露出している。同様にして、図1に示す内部電極8、図2に示す内部電極16、及び図3に示す他の引出し電極17が、溝22の形成により、分割され溝22に露出する。また溝21に関しても同様に、図1に示す内部電極9、図2に示す内部電極13、及び図3に示す他の引出し電極17が分割され、溝21に露出する。

30 【0022】溝21、22の加工は、ダイヤモンドカッターやダイシングマシン等を用いて行うことができる。また、溝21、22の幅は、図10(a)から明らかなように、溝21、22内に内部電極11、12が、溝22内に内部電極5、6が露出しないような幅に選択される。また溝21、22の深さは、重なり合っている内部電極の最下方に位置する内部電極より下側に至るように選択される。

40 【0023】次に、図10(b)を参照して、溝21、22に例えばマイクロ・ディスペンサーを用いることにより、AgあるいはAg-Pdペーストを充填し、これを例えば850℃の温度で焼き付けることにより導電層23、24を形成する。これによって、導電層24が、引出し電極17a、17b及び内部電極12a、12bと接し、電気的に接続される。同様に、導電層23においても引出し電極及び内部電極5a、5bと接し、電気的に接続される。またこの際、開孔部18にも導電ペーストが充填され、これが焼き付けられることにより、外部接続用電極25、26が形成される。

50 【0024】次に、図10(c)を参照して、導電層23、24に該導電層よりも幅が狭く、かつ深い溝27、28が形成される。これによって導電層が分割し一部が残存することにより、連結電極23a、23b及び連結

## 5

電極24a, 24bが形成される。連結電極24aは引出し電極17a及び内部電極12aと電氣的に接続しており、連結電極24bは引出し電極17b及び内部電極12bに電氣的に接続している。また引出し電極17aは外部接続用電極25と電氣的に接続しており、引出し電極17bは外部接続用電極26と電氣的に接続している。

【0025】同様に、連結電極23aは内部電極5aと電氣的に接続すると共に、一方の引出し電極及び外部接続用電極と電氣的に接続している。連結電極23bも同様に内部電極5bと電氣的に接続すると共に、他方の引出し電極及び外部接続用電極と電氣的に接続している。従って、連結電極24a, 24b及び23a, 23bは、焼結体20内の内部電極に対し厚み方向において一層おきに電氣的に接続するよう構成されている。

【0026】次に、この溝27, 28に、例えばマイクロ・ディスペンサーを用い、例えばPd-A1-Si系のガラスペーストを充填し、充填した後、例えば800℃の温度で焼き付けを行い、図11に示すように絶縁層29, 30を形成する。これによって、連結電極23a, 24aと連結電極23b, 24bとの間に絶縁層29, 30が介在するよう構成される。このような絶縁層29, 30を構成する材料としては、ガラスペーストに限らず、絶縁性を有するセラミック等の任意の材料を用いることができる。

【0027】また、連結電極23a, 23b及び24a, 24bは焼結体20の上面に至るまでは形成されていないので、これらの連結電極の上を絶縁層29, 30によって覆うことができる。

【0028】次に、図12を参照して、図1～図4に示すb-b線に沿って溝31及び溝32を形成する。図13は図12のA-A線に沿う断面図であり、図14は図12のB-B線に沿う断面図である。図14から明らかなように、溝31及び溝32は、溝31, 32の両側に配置されている内部電極が溝31, 32の内壁に露出しないような幅に形成される。また各コンデンサユニットの外側端面には、図12に示すように、連結電極34～39が形成され、この連結電極34～39によって、各コンデンサユニットの外側端面に露出している内部電極が電氣的に接続される。この連結電極34～39の形成は、導電ペーストの塗布・焼き付け等の公知の電極形成法によって形成させることができる。

【0029】図13に示すように、外側端面に形成される連結電極36によって内部電極6が一層ごとに接続され、また引出し電極を介して外部接続用電極40と電氣的に接続される。同様に連結電極39によって内部電極11が一層ごとに電氣的に接続され、外部接続用電極41が引出し電極を介して連結電極39に電氣的に接続される。

【0030】以上のようにして、図12に示す本実施例

## 6

の積層コンデンサレイ33が得られる。本実施例の積層コンデンサレイ33では、9個のコンデンサユニットが構成されている。すなわち、 $m=3$ 及び $n=3$ のマトリックス状のコンデンサレイが構成されており、コンデンサユニット33A～33Iが構成されている。図13を参照して、コンデンサユニット33Aに対しては連結電極39及び連結電極23aが、コンデンサユニット33Bに対しては連結電極23b及び連結電極24aが、コンデンサユニット33Cに対しては連結電極24b及び連結電極36がそれぞれ容量取り出しのための一対の電極となる。各コンデンサユニット間においては絶縁層29または絶縁層30及び溝31, 32が介在しているので、各コンデンサユニット間の浮遊容量による悪影響を低減させることができる構造となっている。

【0031】図12を参照して、本実施例の積層コンデンサレイ33には、例えば参照番号25, 26, 40～42で示すような外部接続用電極が形成されている。これらの外部接続用電極は引出し電極及び連結電極を介して各コンデンサユニットの内部電極に電氣的に接続されている。従って、これらの外部接続用電極にパンプ接合等することによってプリント回路基板上に実装することができる。例えば、図15に示すように、コンデンサユニット33Bに対しては外部接続用電極25, 42が設けられており、この部分を下に向けてこれらの外部接続用電極に対応するよう設けられたプリント回路基板のランド上にパンプ接合等によって表面実装することができる。従って、従来のようにコンデンサ素子よりも大きなランドを必要とすることなく、高密度実装が可能となる。

【0032】次に、具体的な実験結果につき説明する。セラミックグリーンシート1～4として、チタン酸バリウム系誘電体セラミック粉末を主体としたスラリーを用い、厚み10μmに成形されたものを用いた。内部電極としては、銀及びパラジウムを主成分とした導電ペーストを塗布して形成した。図4に示す開孔部18の大きさは40μmの直径とした。これらのセラミックグリーンシートを積層圧着し、1350℃で焼成し、焼結体20とした。幅150μmの溝21, 22（図9参照）を形成し、連結電極を形成するための導電ペーストとしてセラミックパウダーを混ぜた銀ペーストを溝21, 22に充填した後、850℃の温度で焼き付けた。次に、幅100μmの溝27, 28（図10(c)参照）を形成し、これにPb-A1-Si系ガラスを充填し、800℃で焼き付けた。次に幅300μmの溝31, 32（図12参照）を形成し、焼結体の外側端面に連結電極を形成して、最終的に2.5mm×2.5mmの平面形状を有する3行・3列のコンデンサレイ33（図12参照）を得た。

【0033】本実施例のコンデンサレイ33と、同じ材料を用い積層数等の条件を等しくした、電極の取り出

## 7

しを素子の外縁部で行う比較の積層コンデンサ（比較例1）及び内部電極の取り出しが素子内部に設けられたスルーホールによって行われる複数のコンデンサ機能が連続してマトリックス状に形成されたコンデンサアレイ

（比較例2）とを、それぞれ10mm×10mmの試験基板上に最密度実装となるように取付け、実装容量密度を比較した。その結果、本実施例では $7.3\mu\text{F}/\text{cm}^2$ であるのに対し、比較例1では $6.5\mu\text{F}/\text{cm}^2$ であり、比較例2では $5.0\mu\text{F}/\text{cm}^2$ であった。

【0034】またこれらの実施例及び比較例1、2について温度サイクル試験及び振動試験を行った。温度サイクル試験では、 $-25^\circ\text{C}$ と $125^\circ\text{C}$ の間の温度変化を1000サイクル与えた後、絶縁抵抗値を測定し、10%以上の変化のあったサンプルを故障と見なした。振動試験では、x、y、z方向に、 $10\rightarrow 2000\rightarrow 10\text{Hz}$ （1.55mm）の振動をそれぞれ1時間与えた後、絶縁抵抗値を測定し、10%以上変化のあったサンプルを故障と見なした。この結果、実施例及び比較例1、2のいずれについても故障率が0%であった。

【0035】これらの結果から明らかなように、本発明に従う実施例のコンデンサアレイは、従来のコンデンサ素子と同様の信頼性を有し、かつ高密度実装を可能とすることのできるコンデンサアレイであることがわかる。

#### 【0036】第2の実施例

図1及び図2に示す内部電極を形成したセラミックグリーンシート1、2と、図16に示すセラミックグリーンシート50を用いて第2の実施例のコンデンサアレイを作製する。図16を参照して、このセラミックグリーンシート50においては、各コンデンサユニットに相当する領域に引出し電極51及びその先端部に外部接続用電極52が形成されている。この引出し電極51及び外部接続用電極52は、図1及び図2に示すセラミックグリーンシート1、2における内部電極と同様に、AgもしくはAg-Pd等の導電性粉末を含有する導電ペーストの印刷や、あるいは蒸着もしくはめっき等の他の導電膜形成方法により形成させることができる。

【0037】図17に示すように、このセラミックグリーンシート50の下に無地のセラミックグリーンシート19を複数枚積層し、さらに図1及び図2に示すセラミックグリーンシート1、2を交互に所定枚数積層し、さらに下方には無地のセラミックグリーンシート19を複数枚積層したものを厚み方向に圧着する。このようにして得られた積層体を焼成することにより、図18に示す焼結体53が得られる。

【0038】図18を参照して、焼結体53の一方端面53aには、内部電極6、14、10が露出されており、他方側面53b側にも図示されないが、同様に図1の内部電極11、7、15が露出されている。焼結体53の上方面53cには、セラミックグリーンシート50による引出し電極51及びその両端に設けられた外部接

## 8

続用電極52が形成されている。

【0039】図19は、図18のA-A線に沿う断面図であり、図20は図18のB-B線に沿う断面図である。図19及び図20から明らかなように、図1に示すセラミックグリーンシート1及び図2に示すセラミックグリーンシート2を交互に積み重ねることにより内部電極が重なり合った構造が形成されている。

【0040】次に、図21を参照して、図1、図2及び図16に示すa-a線に沿い、焼結体53に溝54、55を形成する。図21に示されるように、この溝54、55により、焼結体53の上方面53cに形成された引出し電極51が分割され引出し電極51a、51bとなる。

【0041】図22（a）は、図21のA-A線に沿う断面図である。図22（a）に示されるように、溝54、55の形成により、引出し電極51が分割され引出し電極51a、51bとなり、溝54、55に引出し電極51a、51bが露出される。また溝54により内部電極5が分割され内部電極5a、5bとなり、溝54に露出される。同様に溝55により内部電極12が分割され、内部電極12a、12bとなり、溝55に露出される。

【0042】次に、図22（b）を参照して、溝54、55に、上記第1の実施例と同様に、マイクロ・ディスペンサーを用いてセラミックスパウダーを混ぜた銀ペーストを充填した後 $850^\circ\text{C}$ で焼き付けを行い、導電層56、57を形成する。このような導電層56、57は、それぞれ引出し電極51a、51b及び内部電極5a、5bまたは内部電極12a、12bと接し電氣的に接続された状態となる。

【0043】次に、図22（c）を参照して、導電層56、57に、これらの幅よりも狭くかつ深い溝58、59を形成する。この溝58、59の形成により、導電層56が分割され連結電極56a、56bとなり、同様に導電層57が分割され連結電極57a、57bとなる。連結電極56aは引出し電極51a及び内部電極5aと電氣的に接続され、連結電極56bは引出し電極51b及び内部電極5bと電氣的に接続され、連結電極57aは引出し電極51a及び内部電極12aと電氣的に接続され、連結電極57bは引出し電極51b及び内部電極12bと電氣的に接続される。

【0044】次に、図23を参照して、溝58、59に、上記第1の実施例と同様に、Pb-A1-Si系ガラス等のガラスペーストを充填し、充填後に例えば $800^\circ\text{C}$ 程度の温度で熱処理し、絶縁層60及び61を形成する。絶縁層60により連結電極56a、56b間が絶縁され、絶縁層61により連結電極57a、57b間が絶縁される。

【0045】次に図24を参照して、図1、図2及び図16に示すb-b線に沿って溝62、63を形成し、さ

らに焼結体の外側端面の各コンデンサユニットの部分に導電ペーストの塗布・焼き付け等により連結電極65～70を形成する。図25は、図24のA-A線に沿う断面図であり、図26は図24のB-B線に沿う断面図である。図24を参照して、このようにして焼結体の両側に連結電極を形成することにより、積層コンデンサアレイ64が得られる。この積層コンデンサアレイ64においては、9個のコンデンサユニット64A～64Iが構成されている。

【0046】図25を参照して、例えばコンデンサユニット64Cに着目すると、内部電極6は焼結体の側面に露出しているため、連結電極67を形成することによって、連結電極67と電気的に接続することができ、この連結電極67は、焼結体の上方面に形成された引出し電極51及び外部接続用電極52に電気的に接続される。またコンデンサユニット64C内の他方の内部電極12bは、連結電極57bに電気的に接続されており、引出し電極51bを介して外部接続用電極52に電気的に接続されている。他のコンデンサユニットにおいても同様に、交互に積層された内部電極がそれぞれ両端の連結電極に電気的に接続されており、引出し電極を介して積層コンデンサアレイ64の上方面に形成された外部接続用電極52に電気的に接続されている。従って、各コンデンサユニット64A～64Iの外部接続用電極52が積層セラミックコンデンサアレイ64の一方面に形成されており、これらの外部接続用電極52を用いて、例えばバンプ接合により、プリント回路基板上に表面実装することができる。

【0047】図27を参照して、この実施例の積層コンデンサアレイでは、連結電極57a、57bの上方面を覆うように絶縁層61を形成している。このように絶縁層61を形成することにより、引出し電極51a、51b間での電氣的なリークを防止している。

【0048】さらに、必要に応じて、図28に示すように、絶縁層61の被覆面積を広げ、引出し電極51a、51bの部分をも絶縁層61によって被覆してもよい。次に、具体的な実験結果につき説明する。

【0049】セラミックグリーンシート1、2、19、50として、チタン酸バリウム系誘電体セラミック粉末を主体としたスラリーを用い、厚み10 $\mu$ mに成形されたものを用いた。内部電極、引出し電極及び外部接続用電極としては、銀を主成分とした導電ペーストを塗布し焼き付けることにより形成した。このようなセラミックグリーンシートを積層し圧着した後、1350℃で焼成して焼結体とした。

【0050】ダイヤモンド・カッターを用いて、幅150 $\mu$ mの溝54、55（図21参照）を形成し、連結電極を形成するための導電ペーストとしてセラミックパウダーを混ぜた銀ペーストを溝54、55に充填した後、850℃の温度で焼き付けた。次に幅100 $\mu$ mの溝5

8、59（図22（c）参照）を形成し、これにPb-A1-Si系ガラスを充填し、800℃で焼き付けた。次に、幅300 $\mu$ mの溝62、63（図24参照）を形成し、最終的に、2.0mm×3.0mmの平面形状を有する3行・3列のコンデンサアレイ64を得た。

【0051】この実施例のコンデンサアレイ64と、同じ材料を用い積層数等の条件を等しくした、電極の取り出しを素子の外縁部で行う比較の積層コンデンサ（比較例3）及び内部電極の取り出しが素子内部に設けられたスルーホールによって行われる複数のコンデンサ機能が連続してマトリック状に形成されたコンデンサアレイ

（比較例4）を作製した。本実施例、及び比較例3、4のそれぞれのコンデンサを10mm×10mmの試験基板上に最密度実装となるように取付け、実装容量密度を比較した。その結果、本実施例では7.3 $\mu$ F/cm<sup>2</sup>であるのに対し、比較例3では6.5 $\mu$ F/cm<sup>2</sup>であり、比較例4では5.0 $\mu$ F/cm<sup>2</sup>であった。

【0052】また、これらの実施例及び比較例3、4について、温度サイクル試験及び振動試験を行った。温度サイクル試験では、-25℃と125℃の間の温度変化を1000サイクル与えた後、絶縁抵抗値を測定し、10%以上の変化のあったサンプルを故障と見なした。振動試験では、x、y、z方向に、10→2000→10Hz（1.55mm）の振動をそれぞれ1時間与えた後、絶縁抵抗値を測定し、10%以上の変化のあったサンプルを故障と見なした。この結果、本実施例及び比較例3、4のいずれについても故障率が0%であった。

【0053】これらの結果から明らかなように、本発明に従う実施例のコンデンサアレイは、従来のコンデンサ素子と同様の信頼性を有し、かつ高密度実装を可能とすることができるコンデンサアレイであることがわかる。

【0054】上記第1の実施例及び第2の実施例においては、各コンデンサユニット間に空間を形成するための溝31、32（図12参照）及び溝62、63（図24参照）を形成しているが、このような溝の形成は浮遊容量の低減の意味からは好ましいものであるが、本発明においては必ずしも形成する必要はない。またこのような溝内に、ガラス等の低誘電体層を形成させても浮遊容量の低減に効果がある。

【0055】また、上述した第1及び第2の実施例では、図示したセラミックグリーンシートを用い、そのまま積層し、上記各工程を経ることにより3行×3列のコンデンサアレイを得たが、より大きなセラミックグリーンシートを用い、m $\geq$ 4及びn $\geq$ 4のコンデンサアレイを製作した後、厚み方向に切断して、所定の行及び列数のコンデンサアレイを得てもよい。

【0056】なお、上記実施例において、溝の形成、引出し電極の形成、及び外部接続用電極の形成等は、積層体を焼結する前に行ってもよい。また、本発明のコンデンサアレイの製造方法は、上記実施例の工程順及び方法

10

20

30

40

50



に限定されるものではないことをここで指摘しておく。

【0057】

【発明の効果】以上のように、本発明に従えば各コンデンサユニットの焼結体の一方面に外部接続用電極が設けられており、例えばバンプ接合等によりプリント回路基板上に実装することができる。このため、高密度実装が可能となり、実装コストの低減を図ることができる。

【0058】また、各コンデンサユニット毎に、外部接続用電極が設けられているので、各コンデンサユニットの容量を独立して取り出すことができる。また、スルーホール電極等を用いていないので、コンデンサ素子の小型化を図ることが可能となる。

【図面の簡単な説明】

【図1】本発明の第1の実施例及び第2の実施例において用いられるセラミックグリーンシートを示す平面図。

【図2】本発明の第1の実施例及び第2の実施例において用いられるセラミックグリーンシートを示す平面図。

【図3】本発明の第1の実施例において用いられるセラミックグリーンシートを示す平面図。

【図4】本発明の第1の実施例において用いられるセラミックグリーンシートを示す平面図。

【図5】本発明の第1の実施例においてセラミックグリーンシートを積層する状態を説明する斜視図。

【図6】本発明の第1の実施例において得られる焼結体を示す斜視図。

【図7】図6のA-A線に沿う断面図。

【図8】図6のB-B線に沿う断面図。

【図9】本発明の第1の実施例において図1～図4に示すa-a線に沿う溝を焼結体に形成した状態を示す斜視図。

【図10】本発明の第1の実施例において図9に示す溝内に導電層を形成し、次に幅の狭い溝を形成する工程を示す断面図。

【図11】図10(c)に示す幅の狭い溝に絶縁層を形成した状態を示す断面図。

【図12】本発明の第1の実施例の積層コンデンサアレイを示す斜視図。

【図13】図12のA-A線に沿う断面図。

【図14】図12のB-B線に沿う断面図。

【図15】本発明の第1の実施例における外部接続用電極近傍を示す拡大斜視図。

【図16】本発明の第2の実施例において用いられるセラミックグリーンシートを示す平面図。

【図17】本発明の第2の実施例においてセラミックグリーンシートを積層する状態を説明する斜視図。

【図18】本発明の第2の実施例において得られる焼結

体を示す斜視図。

【図19】図18のA-A線に沿う断面図。

【図20】図18のB-B線に沿う断面図。

【図21】本発明の第2の実施例において図1、図2及び図16に示すa-a線に沿う溝を焼結体に形成した状態を示す斜視図。

【図22】本発明の第2の実施例において図21に示す溝内に導電層を形成し、次に幅の狭い溝を形成する工程を示す断面図。

10 【図23】図22(c)に示す幅の狭い溝に絶縁層を形成した状態を示す断面図。

【図24】本発明の第2の実施例の積層コンデンサアレイを示す斜視図。

【図25】図24のA-A線に沿う断面図。

【図26】図24のB-B線に沿う断面図。

【図27】本発明の第2の実施例における外部接続用電極近傍を示す拡大斜視図。

【図28】本発明の第2の実施例において引出し電極を被覆するように絶縁層を形成したときの外部接続用電極近傍を示す拡大斜視図。

【符号の説明】

1～4…セラミックグリーンシート

5～16…内部電極

17…引出し電極

18…開孔部

19…無地のセラミックグリーンシート

20…焼結体

21, 22…溝

23, 24…導電層

30 23a, 23b, 24a, 24b, 34～39…連結電極

17, 17a, 17b…引出し電極

25, 26, 40～42…外部接続用電極

29, 30…絶縁層

33…積層セラミックコンデンサアレイ

33A～33I…コンデンサユニット

50…セラミックグリーンシート

51, 51a, 51b…引出し電極

52…外部接続用電極

54, 55…溝

56, 57…導電層

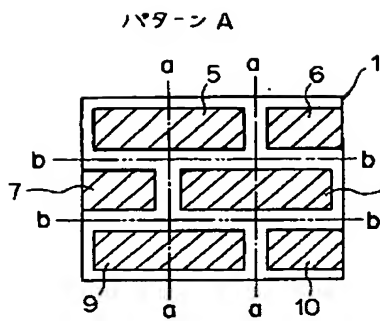
56a, 56b, 57a, 57b, 65～70…連結電極

60, 61…絶縁層

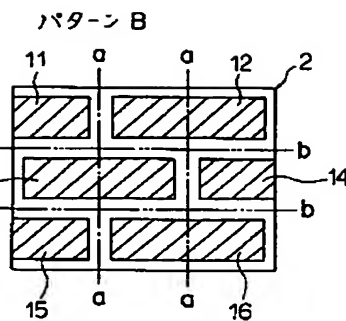
64…積層コンデンサアレイ

64A～64I…コンデンサユニット

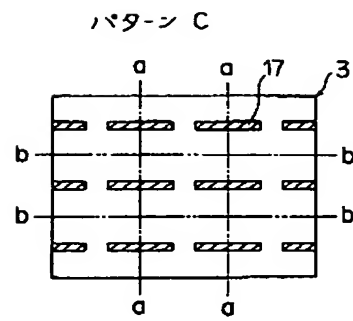
【図 1】



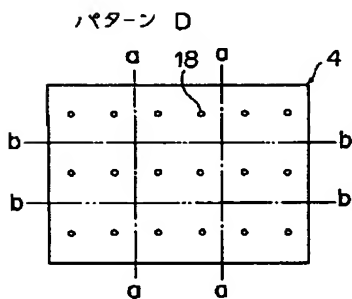
【図 2】



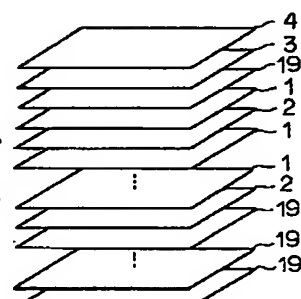
【図 3】



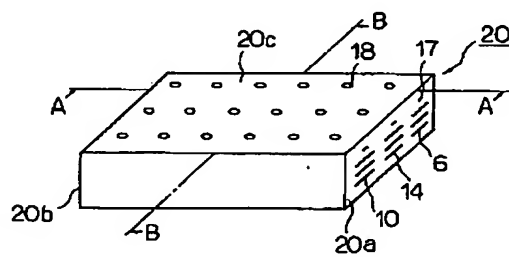
【図 4】



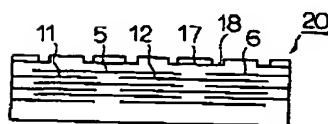
【図 5】



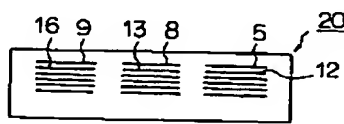
【図 6】



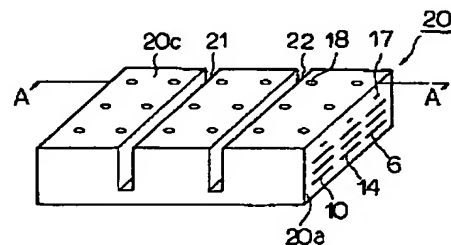
【図 7】



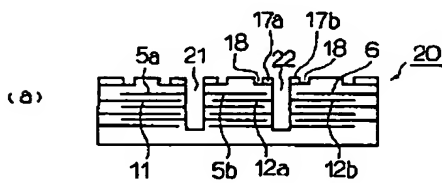
【図 8】



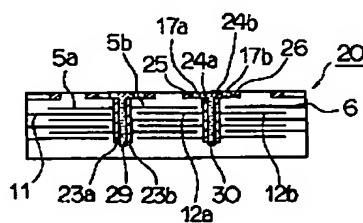
【図 9】



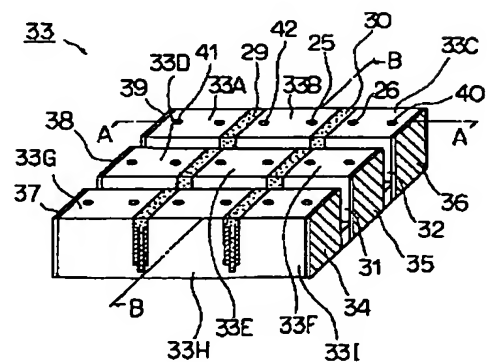
【図 10】



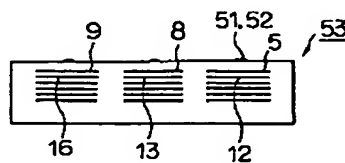
【図 11】



【図 12】



【図 20】

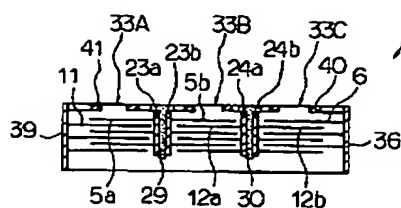


(a)

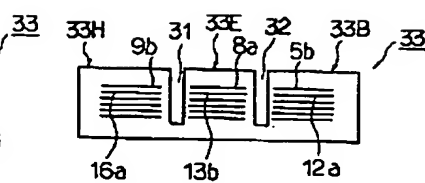
(b)

(c)

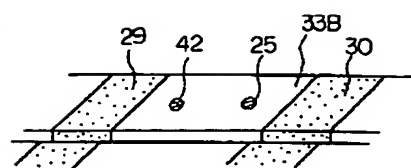
【図13】



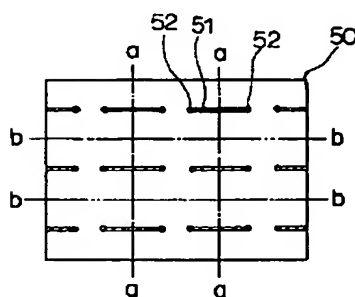
【図14】



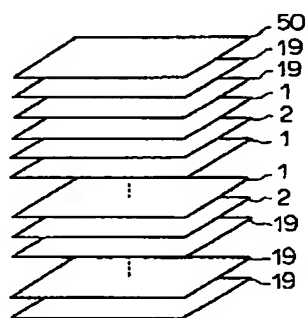
【図15】



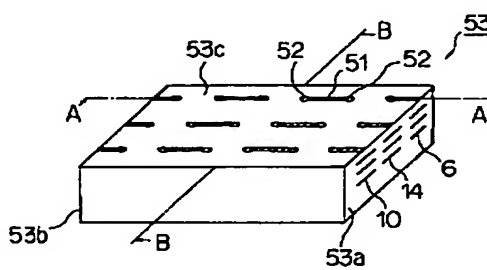
【図16】



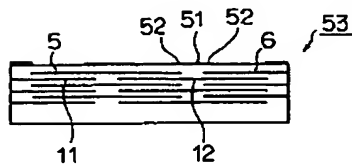
【図17】



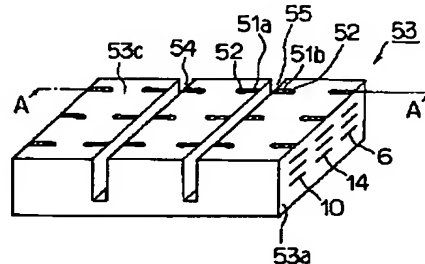
【図18】



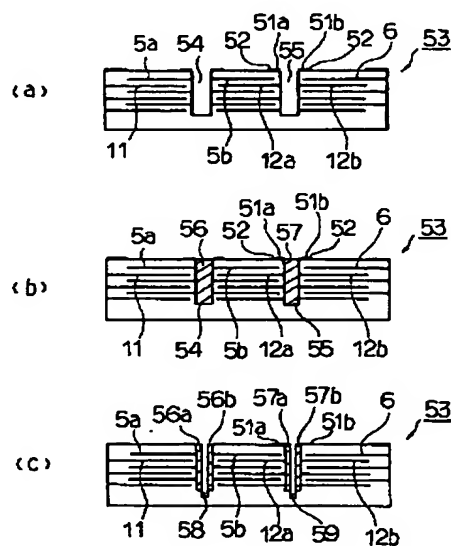
【図19】



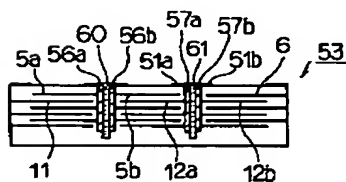
【図21】



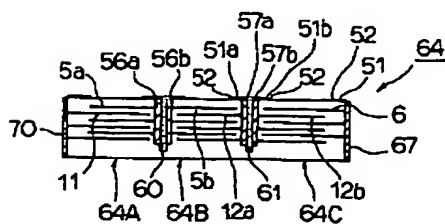
【図22】



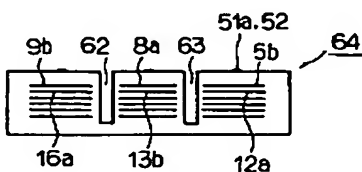
【図23】



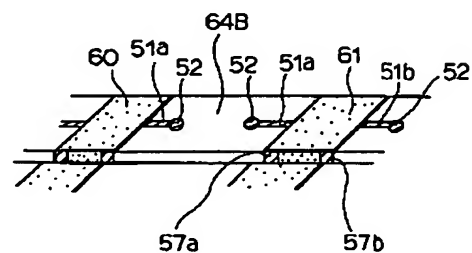
【図25】



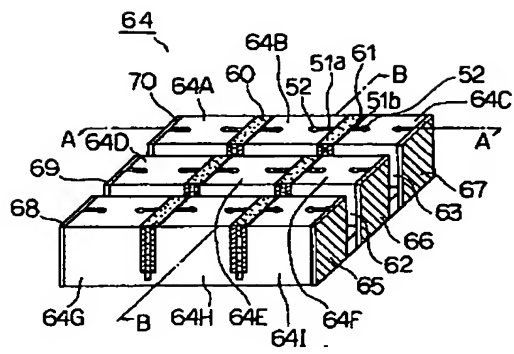
【図26】



【図27】



【図 24】



【図 28】

